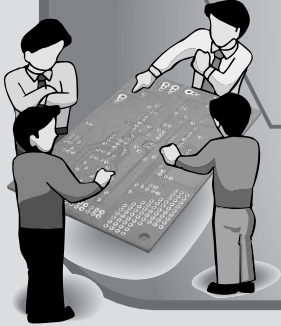
第3章

BGA周りの配線を制する者が
多層基板を制する

BGAパッケージ周りの配線設計の勘どころ

城野幸男

開発する製品に対して，小型化や低コスト化を要求されることは多々ある．小型化のためにできるだけ小さいパッケージを選択したくなるのは人情だが，ちょっと待ってほしい．配線幅が狭くなりクリアランスが取りづらくなると，基板の価格や品質に影響が出るからだ．ここでは，ボード開発者やLSI設計者にも知っておいてほしいBGA周りの配線における常識を紹介する．（編集部）

最近のLSIでは，BGAパッケージ（以降，BGA）が多用されています．このBGAは端子の密度が高いので，I/O端子の多いLSIでもパッケージを小型化できます．しかし，密集した端子の周辺にはわずかなスペースしか残っていません．このためすべての端子から配線を引き出すためには特別な配慮が必要になります．そこで本章では，BGA周りの配線をサポートする技術と，配線設計の要点を紹介します．

1．BGAパッケージとは

まず，BGAがどのようなパッケージなのかということをおさらいします．BGAはball grid arrayの略であり，その名の通り格子上に配置されたボール状の端子を持つ表面実装部品です（**写真1**）．

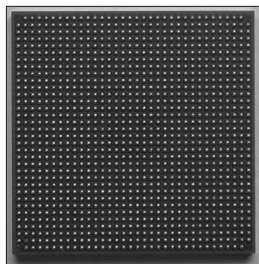



写真1 BGAパッケージの外観

端子数は20以下のものから2000を超えるものまであります．端子の間隔は1.5mm，1.27mm，1.0mm，0.8mm，0.65 mm，0.5mmのものがあります．また端子の配列は，パッケージの中心部付近に端子がないものと，端子面の格子上のすべてが端子で埋め尽くされたフルグリッドのものがあります．

BGAはこれまで，高密度実装のためのパッケージとして使用されてきたPGA（pin grid array）やQFP（quad flat package）に対して，さらに実装密度を上げるための手段として実用化されたものです（**図1**，**図2**）．構造的に見てもPGA端子の格子配列とQFPの表面実装の双方を組み合わせたものと言えます．BGAは現在，FPGAなどのI/O端子の多いLSIのパッケージとして，一般化しています．

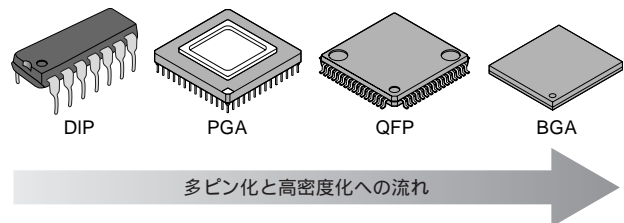



図1 多ピン化と高密度実装への対応

I/O端子の増加に伴い，当初使用されていたDIP（dual in-line package）に替わってPGAが使用されるようになった．その後，実装密度を上げるために，表面実装パッケージであるQFPが使用されるようになり，現在ではBGAが主流になっている．

KeyWord　BGAパッケージ，層数，埋め込みビア，ビルドアップ，IVH，パッド・オン・ビア，配線幅，クリアランス，ビア・サイズ，穴径，エスケープ配線，ピン・スワップ，デザイン・ルール

図2　各パッケージのサイズ比較

図3　BGAの実装形態

BGAはバンプと呼ばれるボール形状の端子を備えており，リフロによって基板上のパッドにはんだ付けされる．

(a) 100ピンQFP

(b) 256ピンBGA

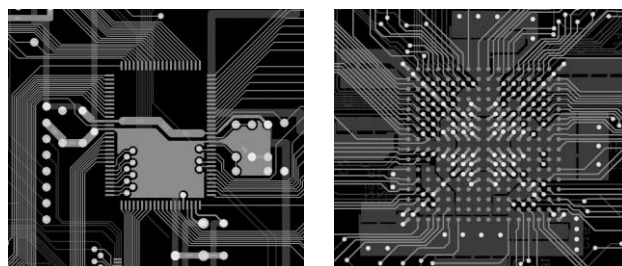



図4　パッケージ周りの配線の様子

(a) のQFPは端子パッドの配列が1列なので，内側と外側の両方に引き出せる．パッケージの内側には大きな配線スペースがある．このスペースに自由にビアを配置することができる．また，BGA実装面の裏側にバイパス・コンデンサを配置したり，他の配線を通過させることができる．
(b) のBGAはパッドが格子状に配置されているのでパッケージの内側には，引き出し用のビア以外のスペースはほとんどない．BGA実装面の裏側もビアでスペースが埋まっているので，少数のバイパス・コンデンサを配置する以外には利用できない．

2．BGAの配線は困難な作業

BGAを使うと実装密度を飛躍的に高められますが，その反面，プリント基板のパターン設計が難しくなります．BGAの周りは配線の経路を見つけ出すのが難しいだけでなく，実際に線を引くのもなかなか大変です．そこでBGA周りの配線がどのように大変なのかということについて考えてみます．

● BGAは表面実装

BGAは基板を貫通する端子を持たないので，実装面以外の層では直接端子と接続することができません（**図3**）．このため実装面以外の層の配線と端子とを接続する場合には，必ずビアを使って層間の接続を行わなくてはなりません．そしてこのビアは基板スペースを浪費して配線を妨げるのです．

● BGAは狭い間隔で端子が何列も並んでいる

QFPも表面実装であり，端子の間隔も狭いのですが，端子が四角形の4辺に1列に並んでいるだけです．このため端子から配線をパッケージの外側に引き出すことは容易です．しかし，BGAの場合は端子が格子状に何列にも並んでいます．このため内側にある端子から外側に配線を引き出す時には，この外側の端子や端子から引き出されている配線を巧みによけなくてはなりません（**図4**）．

● BGAは端子が多い

BGA端子からの配線の引き出しにおいては，考える仕事が終わった後，力仕事がたっぷり待ち構えています．BGAでは500ピンは当たり前であり，1000ピンを超えるものも珍しくありません．これだけ端子が多いと配線経路が見つかっても実際の配線に大変な時間がかかります．例えば600の端子から配線を引き出す場合，一つの端子の配線が10秒で終わったとしても，合計100分の時間がかかってしまいます．このことは配線作業の段階で試行錯誤を繰り返す時間の余裕がないことを意味しています．また途中で行き詰まってもやり直しは容易ではありません．

● BGAは高速で動作するものが多い

BGAは高速で動作するディジタル回路で使用される場合が多く，配線パターンの伝送特性のコントロールが必要な場合がしばしばあります．

＊　　　＊

BGAの配線が困難な理由は，上記のような特徴を合わせ持っているところにあります．しかし，これらに対して各分野から多くのサポートが行われることにより，既に大き

な障害は取り除かれています．例えばLSIメーカでは，BGAへのパッケージングの際にはプリント基板上で配線しやすいように，端子の配列が決められています．また，プリント基板の製造技術やCADツールでもBGAの配線にフォーカスしたさまざまなサポートが行われています．BGA設計ではこれらをよく理解して利用することが大事です．

3．BGAの実装をサポートする プリント基板製造技術

多層基板の製造面では，BGAの端子ピッチの縮小と端子数の増加に対応するため，以下のような技術が提供されています．

● 層数

現在では多くの多層基板メーカが32層くらいまでの基板をラインアップしています．端子数の多いBGAの配線には多層基板が必要ですが，2000ピン程度のBGAでも信号層が10層ほどあれば配線が可能なので，層数が不足することはありません．

● 埋め込みビア

一般的な全層を通過する貫通ビアでは，接続が不要な層にも導体と穴が存在し，これらが貴重な配線スペースを浪費します．一方，埋め込みビアは，接続を行う層と層の間だけにスルー・ホールを生成するため，スペースを有効に使用できます(**図5**)．この埋め込みビアをIVH(interstitial via hole)，埋め込みビアを用いた基板をIVH基板と呼んでいます．またビアの片側が基板表面に現れているものを，ベリード・ビア，内層間の接続に使用され外から見えないものをブラインド・ビアと呼んでいます．

● ビルドアップ

通常，IVHを使用する多層基板は，コア材と呼ばれる両面基板を必要な層数が得られるまで重ね合わせて生成します．例えば6層のIVH基板の場合には，3枚のコア材を貼り合わせます．この工程ではコア材を加工する時にビアを形成するので，IVHは1枚のコア材の2層間にしか作成することができません．プリント基板の設計工程ではこのコア材単位の2層を，ドリル・ペアと呼んでいます．

一方，ビルドアップ基板では，1層単位で配線パターンを積み上げていくので，ドリル・ペアによって制限されることなく任意の層間にIVHを使用できます．また，ビアのサイズも小型化できるため，ビアによるスペースの浪費を低減できます(**図6**)．

● パッド・オン・ビア

通常の基板で使用されるビアの中央には穴が開いており，表面には凹凸があります．このためビアの上にBGAの端子を載せてはんだ付けすることはできません．

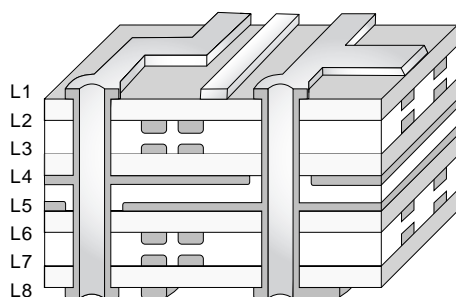
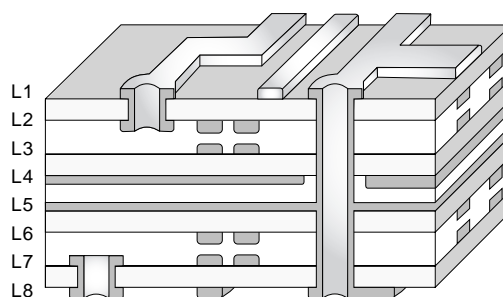
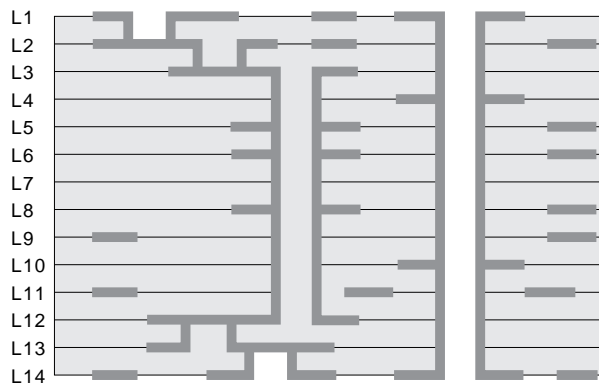
一方，パッド・オン・ビアでは，このビアの穴を埋めて表面を平たんにすることにより，ビアはBGA端子をはんだ付けするためのパッドとして使用します．このパッド・オン・ビアを用いると，ビアとBGAパッドを共用できるため，スペースを大幅に節約できます．BGAの配線が困難な理由の一つとして，BGAが表面実装部品であることを挙

(**a**) IVH(interstitial via hole)を使わない8層基板

(**b**) IVH(interstitial via hole)を使った8層基板

図5　貫通ビアとIVH

(a)のIVHを使わない基板では，すべてのビアが全層を貫通しており，ビアによる接続を行わない層でもビアがスペースを占有する．電源/グラウンド層では銅はくとビアとのクリアランスにより配線抵抗値が増加する．また，バイパス・コンデンサの配置スペースを圧迫する．
(b)のようにIVHを使用すると，必要な層間にだけビアを生成して接続を行うため，スペースを有効に使用できる．ただし製造工程によって決まる特定の層と層の間にしか，ビアを作れない．例えばこの例ではL1～L2間とL7～L8間にはIVHを作れるが，L2～L3間やL6～L7間には作れない．

（a）断面の例

項　目	単位	設計値	製品公差
完成板厚	mm	1.80	1.80±0.20
最小パターン幅	μm	80	80±20
最小ギャップ幅	μm	80	80±20
貫通スルー・ホール内層最小ランド径	μm	500	500±50
貫通スルー・ホール最小ランド径	μm	250	250±50
内層IVH最小ランド径	μm	400	400±50
内層IVH最小ドリル径	μm	150	150±50
内層レーザ・ビア接続ランド最小径	μm	250	250±50
内層レーザ・ビア最小径	μm	100	100±50
IVHビア/スルー・ホール銅めっき厚	μm	最小13　平均15/最小15　平均25	
インピーダンス・マッチング	Ω	50Ω±10%	

（b）仕様の例

図6[1]　ビルドアップ基板の断面と仕様の例

ビルドアップ基板ではビアの配置に制限が少なく，隣接する層であればどの層の間にもビアを作ることができる．また，ビルドアップ基板は高密度実装にフォーカスしているため，一般的な多層基板よりも精密な工程で製造が行われる．このため，0.1mm以下の線幅/線間クリアランスでの製造もふつうに行われている．また一般的な基板よりも小さなサイズのビアが使用できる．

げましたが，このパッド・オン・ビアを使用すると，BGAをリード付き部品と同じように取り扱えます．

● 配線幅とクリアランス

細いパターンを狭い間隔で引けば，限られたスペースに多くの配線を通せます（**図7**）．現在では多層基板を主力にしているほとんどの工場で線幅0.1mm，線間（クリアランス）0.1mmで量産が可能です．このルールによって端子ピッチ0.8mmまでのBGAの配線が可能です．ただし，端子ピッチが0.65mmになると，線幅/線間クリアランスとも0.08mmの加工精度が必要になります．この場合には，通常精度（0.1mm）の基板よりも基板の価格が割高になります．

● ビア・サイズと穴径

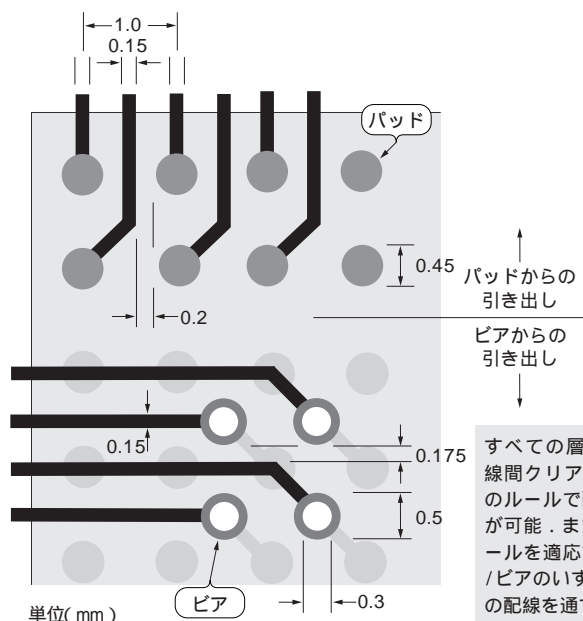
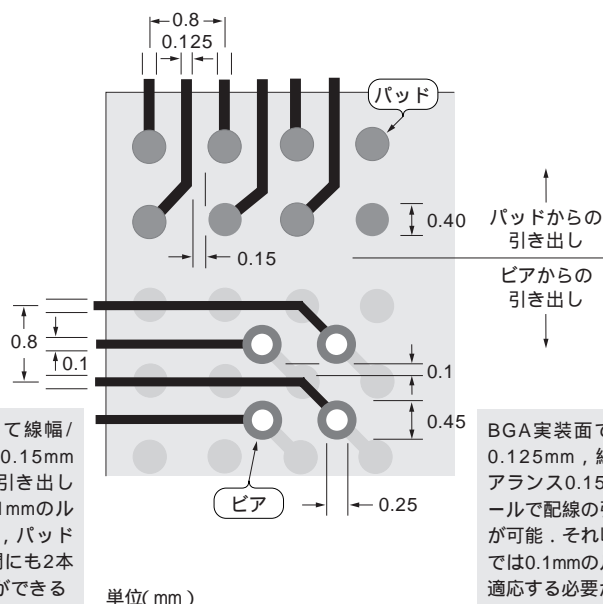
貴重な配線スペースを節約するためには，できるだけ小さなビアを使用する必要があります．しかし，ビアは中央に穴が必要ですから小型化には限界があります．よく用いられるのがミニ・ビアと呼ばれる，0.5mmのランドに

（a）1mmピッチのBGAの場合　（b）0.8mmピッチのBGAの場合

図7　線幅/線間クリアランスとビア・サイズ

端子ピッチが狭くなるほど精密な加工が必要になる．0.8mmピッチのBGAまでは，一般的な多層技術で配線が可能．BGA実装面ではパッドから直接配線を引き出し，それ以外の層ではパッド周りに置かれたビアから引き出す．このビアとビアの間を通る配線により精密な加工技術が要求される．

0.3mmの穴を持つビアです．このサイズで，1mmピッチのBGAに対応可能です．また，ランド・サイズを0.45mmに縮小することによって0.8mmピッチのBGAにも使えます．しかし，これより端子ピッチが狭いBGAでは0.2mm～0.3mmのランドと0.15mm程度の穴径のマイクロビアと呼ばれるビアを使用する必要があります．ただし，この場合，基板の価格が割高になります．

このような基板製造の技術によって，BGAの配線設計にはさまざまな選択肢が与えられています．層数を増やすも良し，IVHを使うも良しといったところですが，どれもコスト・アップにつながります．このため，できるだけ標準的な基板技術を使って設計する努力が必要になります．また基板メーカはそれぞれ異なった専門技術を持っており，得意/不得意があります．高度な基板技術を利用する場合には事前にメーカと打ち合わせる必要があります．

部品外形サイズ

最大高 (A)		3.5mm
最小スタンドオフ (A1)		40mm
ボディ寸法 (E)	Min.	40mm
	Max.	40mm
ボディ寸法 (D)	Min.	40mm
	Max.	40mm

ボールの詳細

公称横列グリッドサイズ (E1)	20mm
公称縦列グリッドサイズ (E1)	20mm
公称ボール径 (B)	0.6mm
ピッチ (e)	1mm
横列の数	39
縦列の数	39
ボール総数	1521

This package has maximum number of balls of 1521

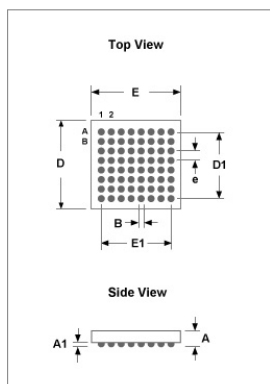



図8　フット・プリントの自動作成

プリント基板設計ツールのライブラリには標準的なBGAのフット・プリントが含まれているが，目的のものが見つからない場合には作成しなくてはならない．しかし，大抵のプリント基板設計ツールにはこのフット・プリント作成のための自動機能があり，BGAの規格値を記入するだけで，自動的にフット・プリントが出来上がる．

4．BGAの配線設計をサポートするプリント基板設計ツールの機能

既に説明したように，BGAの配線設計では配線経路を探すことと，実際に配線を引くことの両方に困難が伴います．多くのプリント基板設計ツールはこの両方をサポートする機能を備えています．

● 部品（フット・プリント）作成の自動化

BGAの配線設計を始めるには，まずBGAのフット・プリント（プリント基板設計ツールで使用する部品）を作成する必要があります．通常BGAは多くの端子を持っているので，手作業での部品作成は大変手間がかかります．プリント基板設計ツールは，この作業の省力化のための自動機能を備えており，BGAの規格を数値入力するだけで自動的にフット・プリントを作成できます（**図8**）．

● 配線引き出しの自動化（エスケープ配線）

BGAは端子数が多い上に表面実装部品ですから，多層配線するには必ずビアが必要になります．このため手作業による配線の引き出しには大変手間取りますが，この作業もプリント基板設計ツールのファンアウト機能を使用することで自動化できます（**図9**）．

● ピン・スワップによる端子配列の最適化

FPGAでは基板上に部品を配置した後，配線の交差が少なくなるように端子配列を変更できます．プリント基板設計ツールにはこの作業を自動的に行うピン・スワップとい

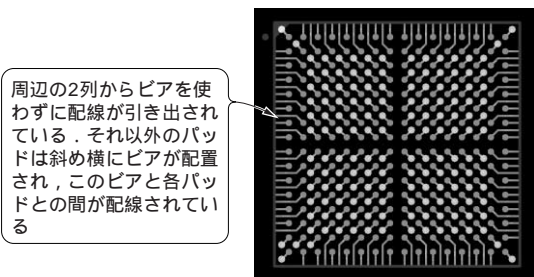
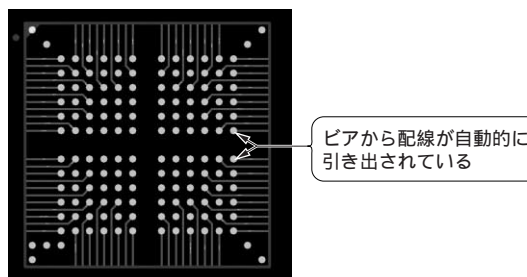
周辺の2列からビアを使わずに配線が引き出されている．それ以外のパッドは斜め横にビアが配置され，このビアと各パッドとの間が配線されている

（**a**）自動的に引き出されたBGA実装面の配線

（**b**）自動的に引き出されたBGA実装面裏側の配線

図9　配線の自動引き出し

BGAは実装面にしかパッドがないので，実装面以外の層から配線を引き出すためにはビアが必要になる．プリント基板設計ツールの自動機能によりビアの発生と配線の引き出しを自動的に行える．

（a）端子配列が整合していない場合の配線

（b）ピン・スワップで端子配列を最適化した場合の配線

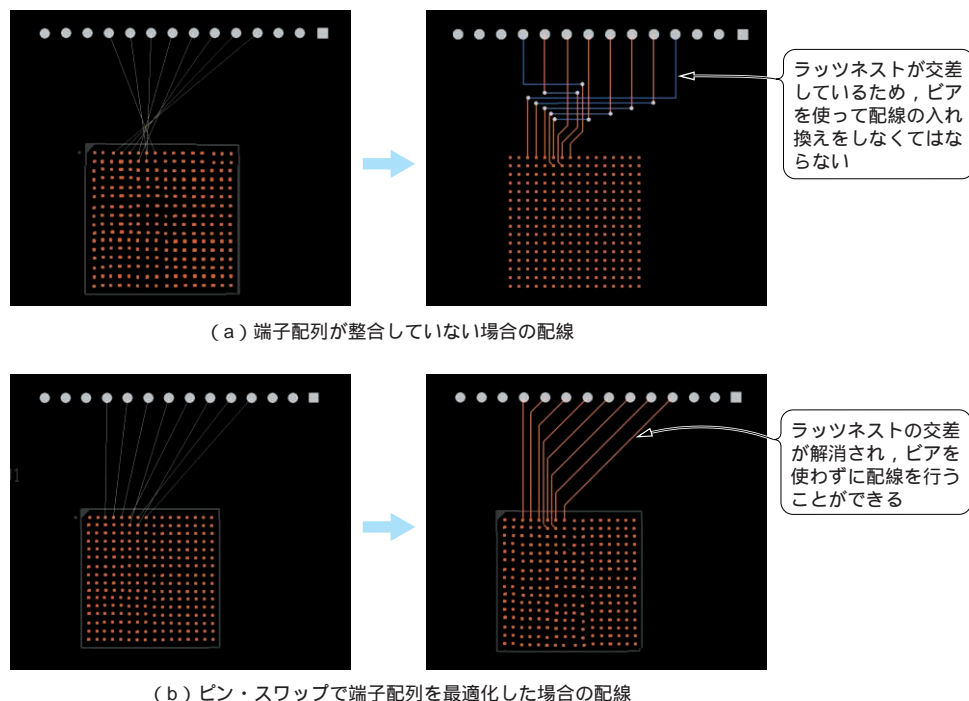



図10
ピン・スワップ機能
BGA端子の配列と接続先端子の配列が異なると，ビアによる配線の入れ換えが必要になり，多くのスペースを浪費する．ピン・スワップ機能により，この配列を自動的に最適化できる．

う機能があり，これを利用することで配線を簡素化できます（図10）．

● 伝送線路シミュレーション

BGAは高速で動作するディジタル回路に使用されることが多く，伝送特性の管理が必要になります．プリント基板設計ツールには伝送線路シミュレーション機能が用意されており，配線パターンから特性インピーダンス値を抽出したり，信号の劣化を波形表示したりすることができます（図11）．

5．BGA配線の勘どころ

量産品では安価で品質の良いものを少ない労力で開発することが求められます．この視点からBGA配線の要点を説明します．

● 綿密な戦略を立てる

BGA配線で最初に細密に戦略を立てることが必要です．ディスクリート部品が中心の基板では通常，試行錯誤を繰り返しながら配線を行います．例えば最適な配線経路を探しながら配線を行い，既存の配線や部品が邪魔になったときにはこれらを動かして配線経路を確保します．しかし，

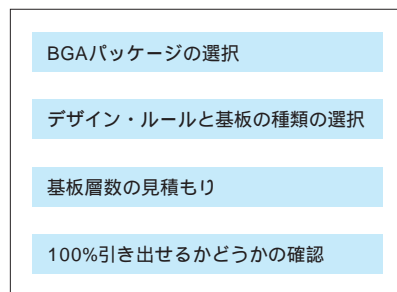



図11
伝送線路シミュレーション
伝送線路シミュレーション機能により，高速信号に対する配線パターンの伝送特性を数値と波形で確認できる．

図12　BGA基板配線の作業フローと要点
端子数の多いBGA基板の配線の場合には試行錯誤による時間の無駄を省かなくてはならない．ロスの大きい配線のやり直しが起こらないように，初めにしっかりと構想を固めることが重要．

（a）0.65mmピッチBGAの配線に用いるビアおよび線幅/線間クリアランス・ルール

（b）0.5mmピッチBGAの配線に用いるビアおよび線幅/線間クリアランス・ルール

図13　精密な加工精度を必要とする0.65mm，0.5mmピッチのBGA
一般的な多層基板技術で対応可能な線幅/線間クリアランス（0.1mm）と，ビアの穴径（0.25mm）を越える．

端子数が多いBGA配線の場合には，このようなやり方では能率が上がりません．最初に要素を分析して綿密な戦略を立て，トップダウン的な手法で作業を進めなくてはなりません（**図12**）．BGA配線では経路を探す工程と実際に配線を引く工程とを完全に分離して，作業を進めることが理想です．

● パッケージの選択と配線グリッド

BGAの種類は，使用するLSIの種類と実装スペースの制限によってほぼ決まります．そのため，基板設計段階での選択の余地はあまりないのが現実です．しかし，端子ピッチの狭いBGAを使うと精密なプリント基板が必要になることに留意してください（**図13**）．例えば，端子ピッチが0.8mm以上の場合には，層の数さえ増やせば貫通ビアによる一般的な多層基板で配線が可能です．しかし0.65mm以下のピッチになると，より精密なマイクロビアを用いなければなりません．このため，コストに敏感な量産品では，端子ピッチが0.8mm以上のBGAを使用したいところです．また，1.27mmピッチのBGAの場合には，メトリック（mm）グリッドとの整合が取れないので，配線に手間取る場合があります．さらに，異なるピッチのBGAを混在させる場合には，それぞれから引き出した配線が一つのグリッドに載るよう，配線グリッドを設定しなくてはなりません（**図14**）．

● プリント基板の層数と適切な加工技術を選択する

配線設計に入る前に，どのような基板技術を用いて必要な配線スペースを確保するかということを決めなくてはなりません．これには以下のような選択肢があります．

- 層数を増やす
- IVHを使用する
- より精細なパターンと小さなビアを使用する
- ビルドアップ基板を使う
- パッド・オン・ビアを使用する

この中で，層数を増やすことについてはどの多層基板メーカでも容易に対応可能です．しかし，ほかの方法については，基板メーカによって得意/不得意があるので，基板メーカの技術者に問い合わせた方がよいでしょう．

高度な技術で付加価値を上げようとしている基板メーカは新しい加工方法を勧めます．一方，大量生産に力を入れているメーカは，歩留まりを重視するので，できれば層数

を増やすことだけで解決したいというのが一般的な傾向です．いずれの方法を用いるにしても，製造コストに大きく影響するので，基板メーカとよく打ち合わせをすることが大切です．

● プリント基板設計ツールの自動機能を活用する

最近では，どのプリント基板設計ツール・ベンダもBGAのサポートに力を入れており，BGA配線を省力化するための自動機能（引き出し配線機能）が豊富に提供されています．これらの一般的なものについては既に説明した通りですが，使い方はツールごとに異なります．また，BGAに特化した機能以外にも，有効に利用できる半自動機能というものもあります．例えば，配線の押しのけ機能や，束線（バス・ラインに見られる束状の配線）の配線機能などが役立ちます．プリント基板設計ツールの自動機能や半自動機能を使用すると，マニュアル作業のように理想的な配線結果が得られない場合があります．多くの工数があるBGA配線においては，ある程度の妥協をもとにこれらの効能を活用することが必要でしょう．

● 歩留まりの向上に対する配慮

配線設計は，基板メーカから提示されたデザイン・ルールに基づいて行います．プリント基板設計ツールではデザイン・ルール・チェックを行うことができるので，ルール違反が起こることはありません．しかし，基板メーカの提示するデザイン・ルールは100%の歩留まりを前提としたものではなく，ある程度の不良品の発生を見込んだものです．この基板工場での品質は機器に組み込まれて市場に出荷された製品の品質にも影響するので，設計段階で歩留まりを上げるための配慮が必要になります．

このため基板全体を，デザイン・ルールの規定値いっぱいで配線するのではなく，可能な限り余裕を持たせることが必要です．また品質上のボトルネックにフォーカスした処理も有効です．以下に端子ピッチ1.0mmのBGA配線に対する配慮の例を紹介します．

● BGA周り以外の線間/線幅には余裕を持たせる

BGA端子からの引き出し部分には0.1mm程度の線幅を適用しますが，パッケージの外に配線が引き出された後は，0.15mm程度の線幅を使用します．

● IVH基板の表面層の線幅に余裕を持たせる

IVHを使うと，表面層に対しては2回のめっきが行われ

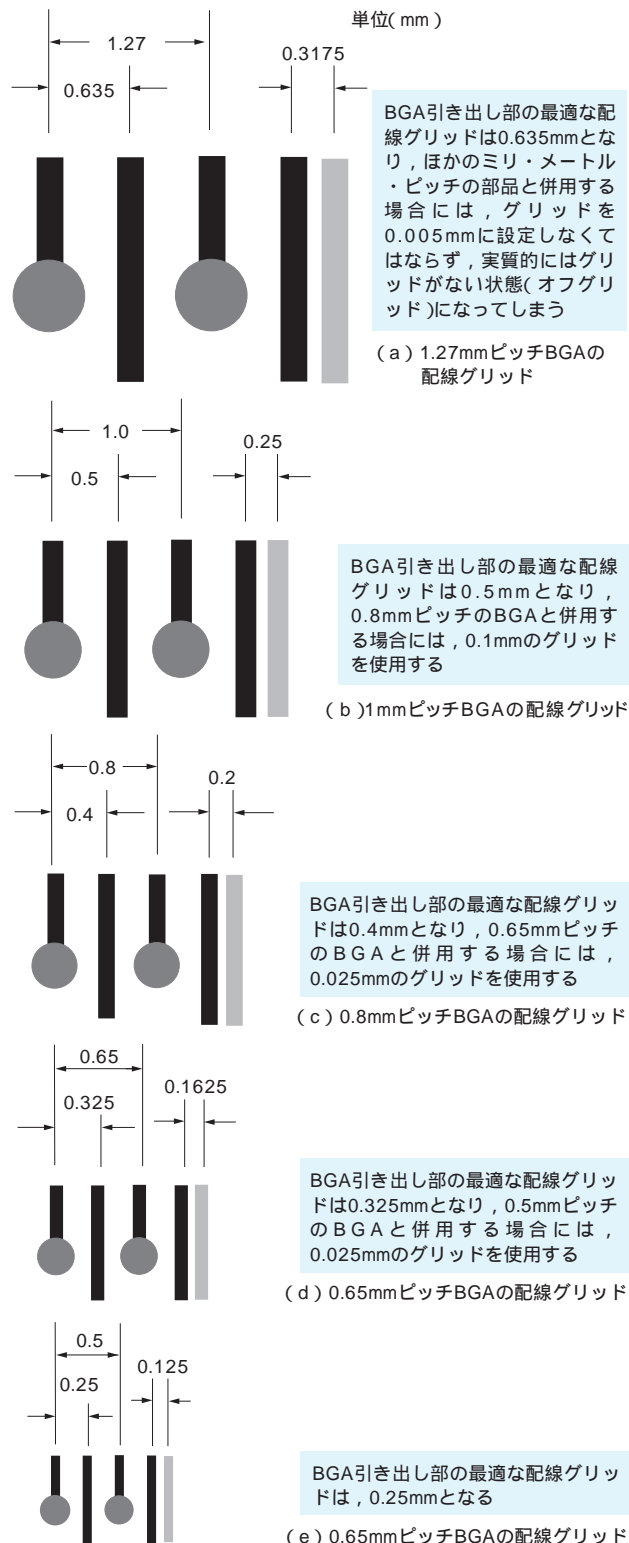



図14　BGAの端子ピッチと配線グリッド

最近の設計ではメトリック・グリッド（ミリ・メートル・ピッチのグリッド）が標準的に用いられる．このためグリッドの不一致を避けるためには，ミリ・メートル・ピッチのBGAを使うのが望ましい．ピッチの異なるBGAを併用する場合には，グリッドを一致させるためそれぞれの最適グリッドの最大公約数にグリッドの値を設定する．この共通グリッドに設定できない場合には随時グリッドを切り換えて相互の配線を接続する．

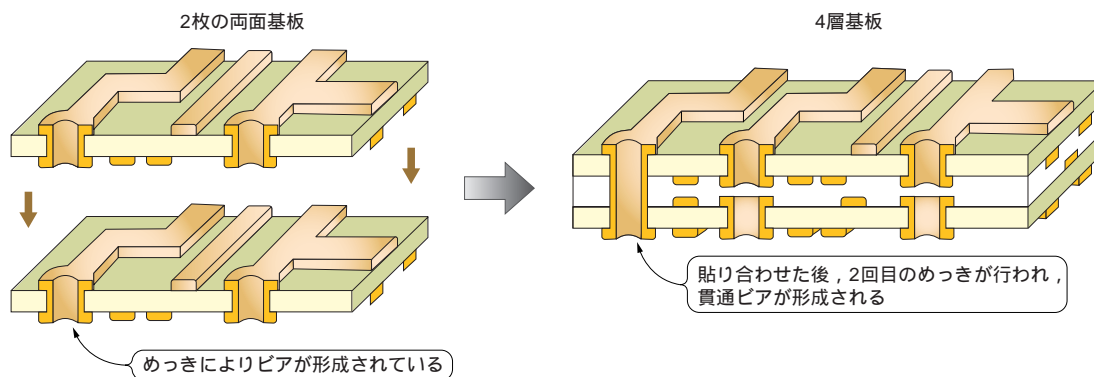



図15　IVH基板には2回のめっきが行われる

多層基板は両面基板を貼り合わせて作られる．IVH基板では貼り合わせ前の両面基板の段階で，ビア(IVH)を形成するためにめっきが行われる．そして貼り合わせが終わったあと，貫通ビアを形成するために2回目のめっきが行われる．めっきの回数が増えると線幅/線間クリアランスの管理は難しくなるため，IVHの表面パターンは内層よりも線幅/線間クリアランスに余裕を持たせなくてはならない．

図16
ネッキング

間隔の狭い個所を通す所だけ，局部的に線幅を細くする．図は0.25mmの配線を0.1mmにネッキングした例を示す．

(a) ティアドロップのない配線

(b) ティアドロップを付加

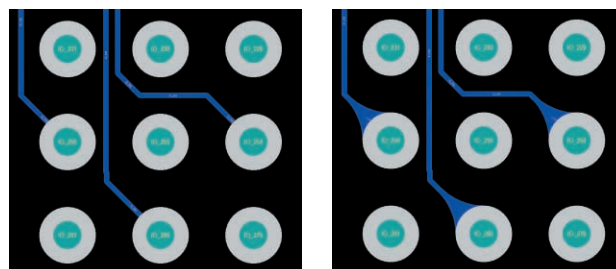
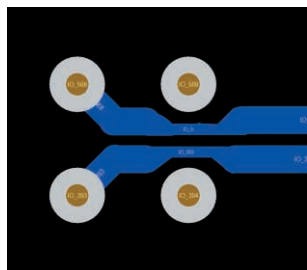



図17　ティアドロップ

ティアドロップによりパッド/ビアと配線との接続部分を補強する．

るので，線幅の管理が難しくなり短絡しやすくなります(**図15**)．表面層だけ0.15mm程度の線間/線幅ルールを適用することにより，めっき厚のばらつきの影響を低減できます．

● 端子間の狭いところをネッキングする

BGAからの引き出し配線の線間/線幅を0.15mmに設定し，BGAパッド間とBGA内でビア間に配線を通す所だけ局部的に0.1mmに狭めます．これでエッジング不良に対するマージンを確保できます(**図16**)．

● ビアにティアドロップを加える

ビアと配線パターンとの接続部分は，エッチングの進みすぎや穴位置のずれによる断線が起こりやすいうえ，BGAの実装時や修理の時の加熱で断線が起こる場合があります．この部分をティアドロップと呼ばれるパターンで補強することにより断線不良を減らすことができます．鉛フリーへ移行後は，従来よりも高温で加熱されることが多いため，このティアドロップの重要性が高まっています(**図17**)．

参考・引用*文献

(1) 14層2段ビルドアップ基板，三和電子サーキット．
http://www.se-circuit.com/products/buildup03.htm

じょうの・ゆきお
アンビル コンサルティング(株)

<筆者プロフィール>
城野幸男．長年にわたりWindows PCB-CADの販売に従事．2003年10月にアンビル コンサルティングを設立．